

Bild: Leonrosenbaum / Wikimedia Commons

Leistungsmodulare der Zukunft

Wide-Bandgap-Halbleiter und Elektromobilität stellen die Aufbau- und Verbindungstechnik vor ganz neue Herausforderungen. Grund genug für das European Center for Power Electronics (ECPE), einen Workshop zu »Advanced Power Packaging – Power Modules 2.0« auszurichten. Die D&E war dabei.

Ralf Higgleke

Zwei Tage lang diskutierten über einhundert Teilnehmer in Hamburg über neue Entwicklungen bei den Leistungsmodulen. Das ist auch angemessen, denn das Aufkommen von Siliziumkarbid und Galliumnitrid – die sogenannten Wide-Bandgap-Halbleiter – sowie die Abkehr von immer mehr Autokonzernen vom Verbrennungsmotor hin zu elektrischen Antrieben macht neue Ansätze nötig. Dazu wurde das Programm in mehrere Kategorien eingeteilt:

- Systemintegration,
- Chipbefestigung (Die Attach),
- Kontaktierung der Chip-Oberseite (Top Die Connection),
- Verguss (Encapsulation),
- Wärmemanagement,
- Einbetten von Leistungselektronik (Embedding Power Electronics) und
- Materialien.

In seinem Eröffnungsvortrag führte Prof. Eckart Hoene die Zuhörer in diese Herausforderungen ein und stellte einige Lösungsansätze vor, die sein Team vom Fraunhofer IZM über die Jahre erarbeitet haben [1]. Bisherige Modulbauformen, die mit Blick auf die relativ langsam schaltenden Silizium-IGBTs entwickelt worden waren, bieten zwar eine gute thermische Anbindung, aber die elektrische Schnittstelle müsse deutlich besser werden, so der Referent. Um die hohen Überspannungen durch den Kommutierungsstrom über die vergleichsweise große externe Zwischenkreisinduktivität (ca. 10 nH) zu reduzieren, schlägt Hoene vor, den Kommutierungskreis durch im Modul integrierte Keramik Kondensatoren (26 nF) zu schließen. Im Moment des Einschaltens entlasten diese den großen externen Zwischenkreiskondensator, sodass das hohe

di/dt nicht durch die Zwischenkreisinduktivität läuft. Beim Ausschalten nehmen diese Kondensatoren die Energie aus der Zwischenkreisinduktivität auf, was erneut die Überspannung reduziert. Bei einer Sache legte Hoene den Finger in die Wunde: Die Induktivität eines Moduls, wie sie heute üblicherweise gemessen beziehungsweise von den Herstellern angegeben wird, gibt viel zu optimistische Werte wider.

■ Systemintegration und Chipbefestigung

Welche Herausforderungen auf die Leistungselektronik zukommen, wenn sie in einen Fahrzeugantrieb integriert werden soll, diskutierte Prof. Ulf Schümann von der Fachhochschule Kiel. Dazu stellte er das Projekt *InMove* vor, bei dem die Hochschule mit Volkswagen und anderen Partnern einen 80-kW-Umrichter für ein Elektrofahrzeug entwickelte. Dabei sollte der Umrichter stirnseitig an den Elektromotor angeflanscht sein, sodass der Gesamtaufbau in einen Zylinder mit der Länge 34 cm und dem Durchmesser 11 cm passt.

Dazu nutzten die Forscher 1700-V-Module von Danfoss Silicon Power mit der proprietären Flüssigkeitskühlung *Shower-Power-3D* und einen besonders flachen, hermetisch versiegelten Elektrolytkondensator von FTAP im Zwischenkreis (DC-Link). Eine besondere Herausforderung war, all diese Komponenten mechanisch so zu integrieren und die elektrischen Anschlüsse bereitzustellen, dass der Formfaktor erfüllt ist.

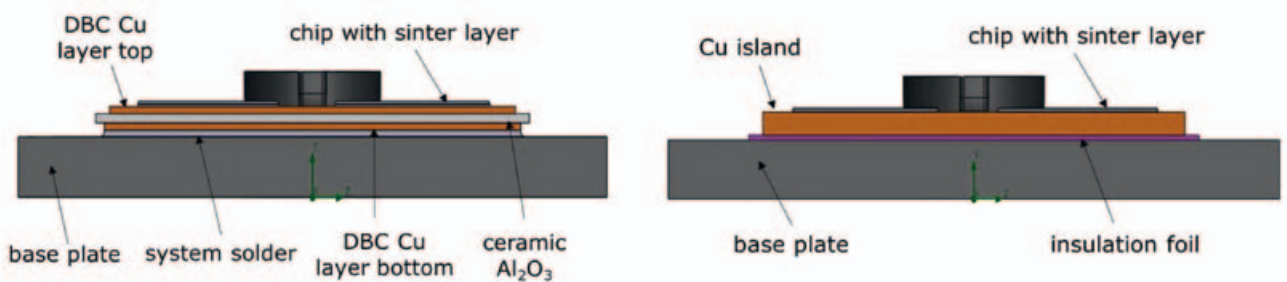


Bild: Danfoss Silicon Power

Bild 1: Aufbau eines Standardmoduls (links) und des IsoPower-Moduls von Danfoss Silicon Power (rechts) [3].

Der thermischen Schnittstelle von Power-Modulen widmete Dr. Aylin Bicakci von Danfoss Silicon Power ihren Vortrag. Denn um die Leistungsdichte weiter zu steigern, müsste der thermische Übergangswiderstand weiter sinken. Das bedeutet aber, dass die heute gängigen keramischen Substrate dünner werden müssten, was sich aus mechanischen Gründen jedoch verbietet. Der Lösungsansatz namens *IsoPower*, den Dr. Bicakci vorstellte, beruht auf zwei dicken Kupferlagen, die nur durch eine dünne Folie aus organischem Material elektrisch voneinander isoliert sind (Bild 1). Die Leistungshalbleiter wiederum sind auf die obere Kupferlage gesintert. Dadurch sinkt die Chiptemperatur bei einem solchen *IsoPower*-Modul um 25 K gegenüber einem Standardmodul mit Keramiksubstrat.

Auf ein neues Modul, das die Firma Rogers zusammen mit dem Team von Prof. Hoene am Fraunhofer IZM entwickelt hat, ging Tilo Welker näher ein [2]. Um die Streuinduktivität möglichst niedrig zu halten, nutzt das Team ein mehrlagiges Keramiksubstrat mit Durchkontaktierungen (Vias). Dicke Kupferlagen sorgen dafür, dass die Wärmeverluste gespreizt und

schnell abgeführt werden. Durch das PSiP-Konzept (Power System in Package) mit im Modul integrierten DC-Link-Kondensatoren erreicht das Modul (850 V/100 A) beim Einschalten ein di/dt von 12,6 kA/ μ s und beim Abschalten ein du/dt von 51 kV/ μ s. Gleichzeitig schwingt die Spannung nur um weniger als 20 V über, was auf eine Streuinduktivität im Kommutierungskreis von nur 1,6 nH schließen lässt ($L = \Delta U/(du/dt)$).

Auf eine Zeitreise durch 35 Jahre Sinter-technik bei Leistungshalbleitern nahm Dr. Jacek Rudzki von Danfoss Silicon Power die Teilnehmer mit. Er begann bei Herbert Schwarzbauer, der 1987 bei Siemens erstmals einen Scheibenthristor auf eine Molybdän-Platte mittels Silberpulver sinterte. Erst in der zweiten Hälfte der 2000-er Jahre kam das Sintern von Chips auf ein DCB-Substrat (Direct Copper Bond) und des Substrats wiederum auf eine Grundplatte auf, getrieben unter anderem von Semikron. Neueste Entwicklungen sind Direktsintern auf Aluminiumsubstrate, das Laminieren von Wafern mit einer Sinterpaste und das Sintern mit Kupfer. Auch das Kontaktieren der Transistoranschlüsse auf der Chip-Oberseite mithilfe der Sinter-technik (Top Contacts) ist mittlerweile machbar.

Noch etwas tiefer in das Sintern stieg Michiel de Monchy von Alpha Assembly ein. Er zeigte anhand von Diagrammen, wie sich Anpressdruck und Korngröße des Sinterpulvers auf die Festigkeit der Verbindung auswirken. Generell gesprochen sinkt die Prozesszeit, je höher der Anpressdruck ist und je feiner die Körner sind. Wie sehr diese Verbindungstechnik die Zuverlässigkeit steigert, veranschaulichte der Redner, indem er zwei Leistungsschalter im TO-247-Gehäuse einem Lastzyklentest (Power Cycling) aussetzte. Während das herkömmliche Bauteil mit Löt- und Bond-Drahtverbindungen beim Nennstrom von 130 A und einem Temperaturhub von 85 K bereits nach 12.000 Zyklen das Lebensdauerende erreichte, arbeitete das doppelseitig gesinterte Bauteil trotz des höheren Nennstroms von 200 A und eines höheren Temperaturhubs von 110 K bei Testabbruch selbst nach 350.000 Lastzyklen immer noch innerhalb seiner Spezifikationen. Abschließend diskutierte de Monchy noch die Vor- und Nachteile der neuesten Sinter-techniken wie dem DTF-Prozess (Die Transfer Film; Bild 2) und dem schon im vorigen Vortrag angesprochene Laminieren von Wafern mit einer Sinterpaste.

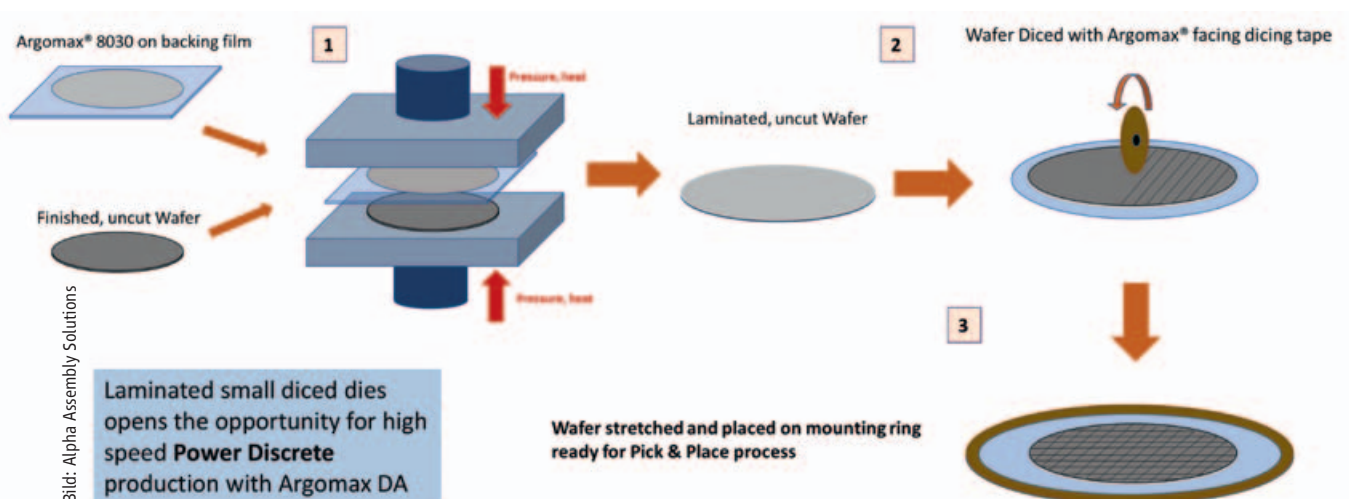


Bild: Alpha Assembly Solutions

Laminated small diced dies opens the opportunity for high speed Power Discrete production with Argomax DA

Wafer stretched and placed on mounting ring ready for Pick & Place process

Bild 2: So sieht der Ablauf des DTF-Prozesses (Die Transfer Film) aus, wo auf den bereits fertig prozessierten Wafer noch vor dem Vereinzeln eine Schicht Sinterpaste laminiert wird [4].

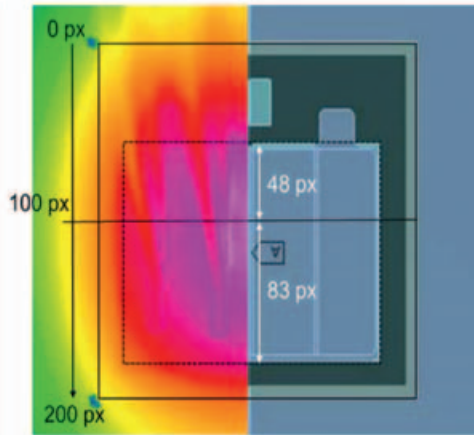
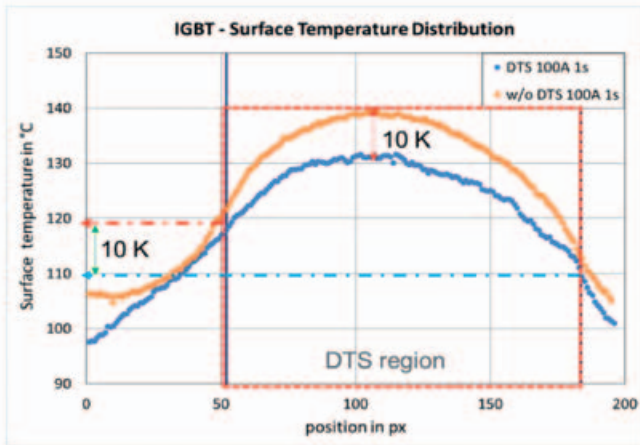


Bild 3: Bei der indirekten Kühlung ohne Bodenplatte (Base Plate) sinkt die Oberflächentemperatur des IGBT bei einer Belastung mit 136 A um 10 K gegenüber dem Standardaufbau. Gleichzeitig steigt die Lebensdauer um den Faktor 67 [5].

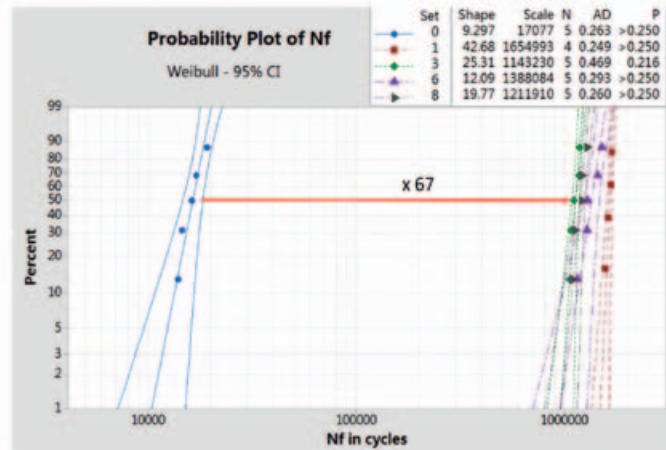
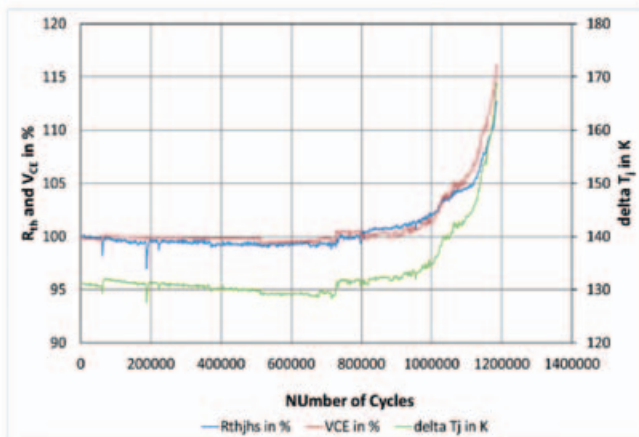


Bild: Heraeus Electronics

■ Kontaktierung der Chip-Oberseite

Einer der Schwerpunkte dieses Workshops war die Kontaktierung der Chip-Oberseite (Top Die Connection), denn die bislang übliche Anbindung mit Bond-Drähten aus Aluminium stößt bei zukünftigen Anwendungen mit höheren Leistungsdichten an ihre Grenzen. Robert Woehl von Danfoss Silicon Power diskutierte den Einsatz von Bonddrähten aus Kupfer statt Aluminium. Allerdings sind die aktuellen Metallisierungen auf der Chipoberseite für das Bonden mit Kupfer ungeeignet. Um einen Schritt weiterzugehen, arbeitet Danfoss nicht nur am Bonden mit Kupferdrähten, sondern mit Kupferstreifen. Der Redner betrachtete die Zuverlässigkeit des Bondens mit

Kupferstreifen. Dieser stieg um den Faktor mehr als das 16-Fache gegenüber der Standardtechnik mit Aluminiumdrähten.

Um das Ultraschallbonden mit Kupferdraht oder -bändchen zu ermöglichen, stellte Andreas Hinrich von Heraeus Electronics das *Die Top System* (DTS) vor, das auf der von Danfoss entwickelten Bondbuffer-Technologie basiert. Dabei wird auf den Chip eine Kupferfolie aufgesintert, auf die sich wiederum dann Kupferdrähte oder -bändchen bonden lassen, um den Chip elektrisch zu kontaktieren. Diese aufgesinterte Kupferfolie bietet verschiedene Vorteile. Zum einen schützt sie beim DTS den Chip vor den hohen Kräften, die beim Ultraschallbonden mit dicken Kupferdrähten oder -bändchen auftreten, zum anderen kann sie die Wärme spreizen, sodass die

maximal auftretende Temperatur auf dem Leistungshalbleiter deutlich sinkt. Auch die Stromdichte verteilt sich gleichmäßiger. Mit dem Einsatz des DTS und dicken Kupferbonddrähten steigt die Lebensdauer signifikant. Bei der indirekten Kühlung ohne Bodenplatte (Base Plate) des vorgestellten Testlayouts sinkt die Oberflächentemperatur des IGBT bei einer Belastung mit 136 A um 10 K gegenüber demgegenüber gelöteten und mit Aluminiumdraht gebondeten Aufbauten. Dies bedeutet auch, dass die Lebensdauer um den Faktor 67 steigt (Bild 3). Bei der direkten Kühlung mit einer Systemlötlung auf Bodenplatte zeigt sich, dass alle Test-Setups mit DTS die Lebensdauer nach dem CIPS2018-Modell um den Faktor 6 bis 10 erhöhen und dass die bodenplattenlosen Aufbauten eine höhere

Anzeige

NONSTOP POWER

Sicherer Schutz vor Stromausfall



Made in Germany



- ✓ Supercaps, LiFePO4-, Li-Ion- oder Blei-Batterien
- ✓ Unterbrechungsfreie Stromversorgung (USV)
- ✓ Vorprogrammierbar für autarken Betrieb
- ✓ Hoher Bereitschaftsgrad (Schnellladung)
- ✓ USB / RS232 / HID / I²C / Relaiskontakt

www.bicker.de/dc-usv



Bild: F&K Delvotec

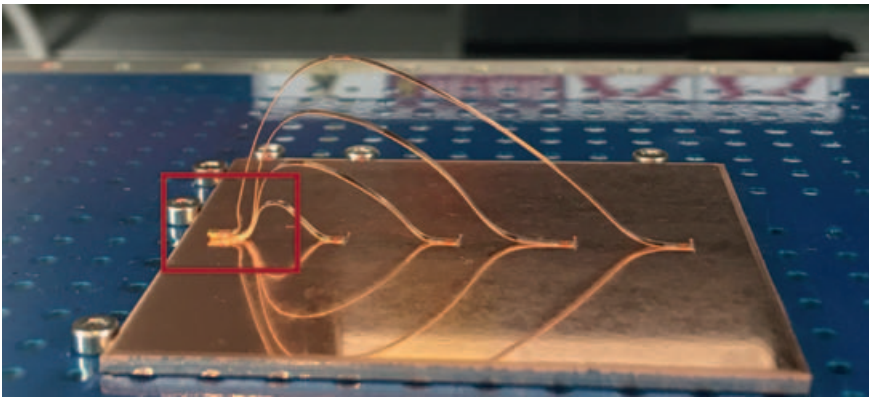


Bild 4: Mittels Laserbonden lassen sich sogar mehrere Verbindungen übereinander stapeln [6].

Lebensdauer erwarten lassen als die mit Bodenplatte. Dabei muss beachtet werden, dass die Aufbauten mit Bodenplatte mit 197 A fast 50 Prozent mehr Strom vertragen mussten (und konnten), um im Test den gleichen Temperaturhub zu erzielen.

Üblicherweise erfolgt das Drahtbonden mit Ultraschall. Als Alternative stellte Dr. Hans-Georg von Ribbeck von F&K Delvotec das Bonden mithilfe von Laserstrahlung vor. Dadurch lassen sich nicht nur punktförmige Bondverbindungen realisieren, sondern mittels eines oszillierenden Lasers auch flächige Verbindungen mit Aluminium- oder Kupferbändchen für große Ströme.

Mit dieser Technik lassen sich nicht nur starre Kontakte anbinden, sondern auch sich biegende, da für das Laserbonden kein hoher Anpressdruck oder besondere Steifigkeit des Produktes nötig sind. Zudem lassen sich auch die Sekundäranschlüsse – die vom Substrat zu den Modulterminals – mit dieser Technik realisieren. Steht nur wenig Platz für Bondverbindungen zur Verfügung, lassen sich zudem die weiteren Verbindungen per Laserbonden übereinander stapeln (Bild 4).

Zwei doppelseitig gesinterte Modultechniken – *SKiN* und *DPD* (Direct Pressed Die) – verglich Peter Beckedahl von Semikron. Bei beiden Prozessen wird der Chip auf

der Oberseite mit einer darauf gesinterten flexiblen Leiterplatte kontaktiert. Der Unterschied: Bei *DPD* wird der Chip zusätzlich mit einem elastischen Höcker aus Silikon auf das Substrat gedrückt, und das Substrat wird nicht auf die Bodenplatte gesintert. Stattdessen genügt eine dünne Schicht Wärmeleitpaste (ca. 5 µm), sodass keine Hohlräume unter den Chips auftreten. Weil also Substrat und Bodenplatte nicht starr miteinander verbunden sind, biegt sie sich nicht aufgrund unterschiedlicher Ausdehnungskoeffizienten (Bimetall-Effekt), und so sind größere Substrate möglich. Bei einem direkten Vergleich von *SKiN*- und *DPD*-Technologie unterscheidet sich der thermische Übergangswiderstand von Sperrschicht zu Umgebung lediglich um vier Prozentpunkte.

Zum Abschluss des ersten Tages blickte Vincent Bley vom Laplace Laboratory mit dem Thema »Die Interconnection for Power Module 3.0« auf Verbindungstechniken der Zukunft. Er stellte drei Forschungsthemen vor: Direktbonden von Kupfer auf Kupfer, Nanopfosten aus Kupfer sowie leitfähige Schäume. Mit Letzteren lassen sich Halbleiter, die in einer Leiterplatte eingebettet sind, elektrisch kontaktieren.

Challenges in High-Power Module Packaging

1. Parasitic inductance can cause severe voltage overshoot. $V = L(di/dt)$

2. Asymmetrical parasitic inductances result in current imbalance.

3. Parasitic capacitances create paths for common-mode currents. $I = C(dv/dt)$

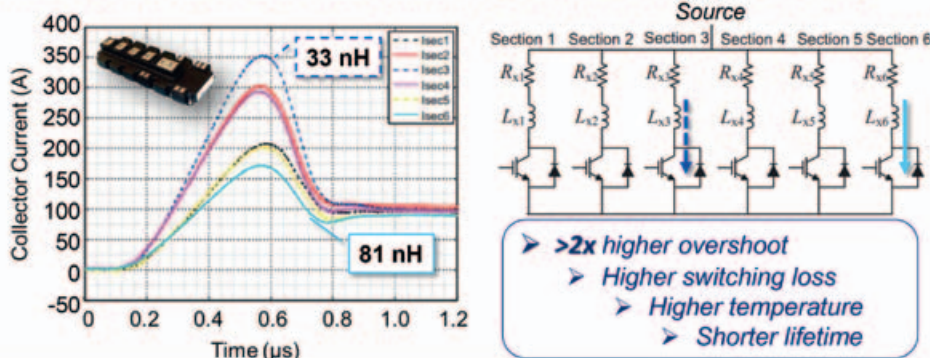


Bild: University Nottingham

These issues are intensified for WBG devices due to their high-speed switching.

R. Wu et al., ICPE-ECCE Asia, 2015

Bild 5: Da mehrere SiC-Schalter in dem 10-kV-Modul parallelgeschaltet werden müssen, können die parasitären Induktivitäten unsymmetrisch ausfallen, was dazu führen kann, dass sich die Lastströme unsymmetrisch aufteilen [7].

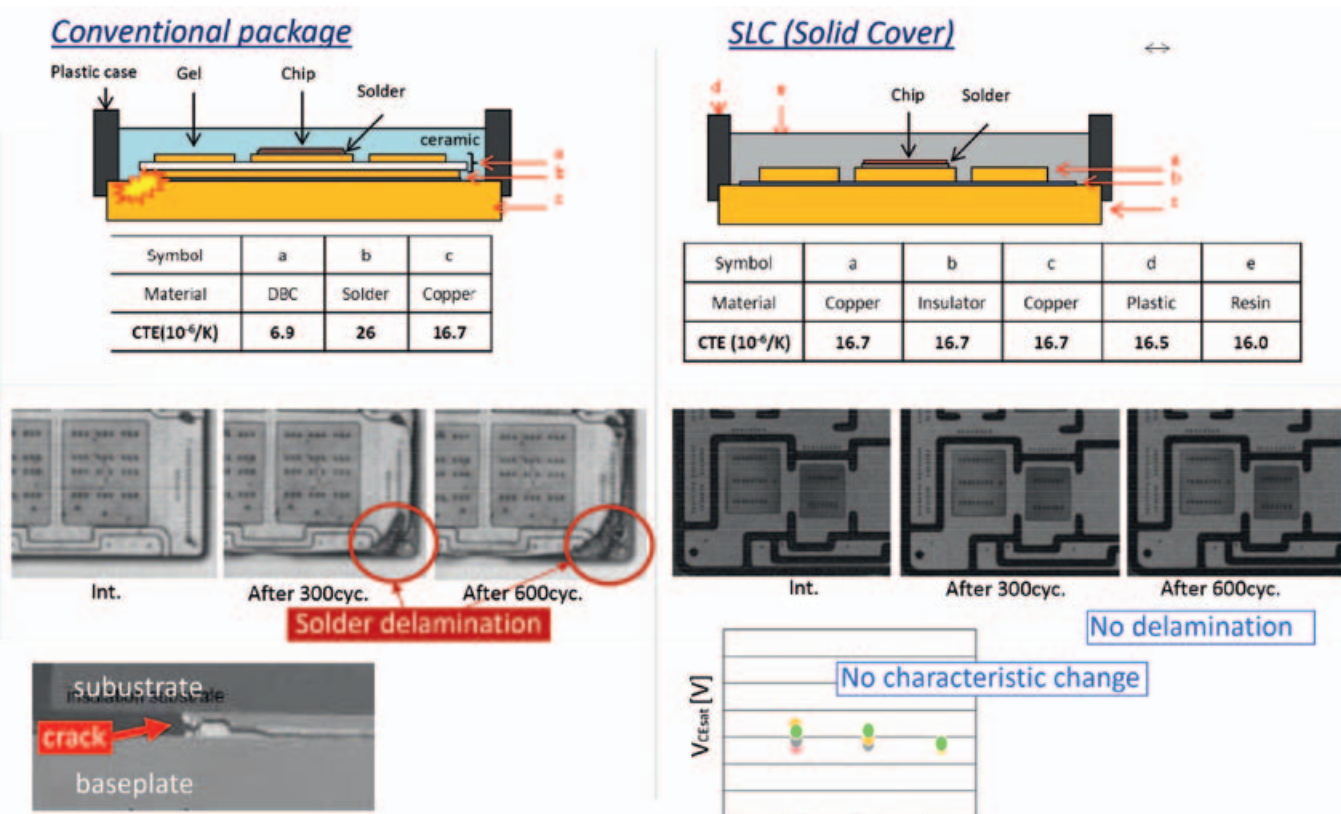


Bild 6: Vergleich eines Standardmoduls (links) und eines Moduls mit Harzverguss (rechts). Auch nach 600 Temperaturzyklen waren dort keine Delaminierungen zu erkennen, beim konventionellen Modul jedoch nach 300 Zyklen [8].

■ Verguss und Wärmemanagement

Den zweiten Tag eröffnete Professor C. Mark Johnson von der Universität Nottingham. Er stellte ein planares SiC-Modul für 10 kV vor, das in Zusammenarbeit mit dem Center for Power Electronics Systems (CPES) an der Virginia Tech in den USA und der chinesischen Tianjin University entstand. Typische Herausforderungen für solche Applikationen seien nach seinen Worten nicht nur die parasitären Induktivitäten an sich, weil sie zu hohen Überspannungen führen. Da mehrere SiC-Schalter in einem Modul parallelgeschaltet werden müssen, besteht auch inhärent die Gefahr, dass die parasitären Induktivitäten unsymmetrisch ausfallen, was dazu führen kann, dass sich

die Lastströme auf die parallelgeschalteten Mosfets unsymmetrisch aufteilen (Bild 5). Weitere große Herausforderungen seien die hohe Feldstärke an den Rändern der Metallisierung, was zu Teilentladungen führen kann, sowie die hohen Energien, die bei einem 10-kV-Modul im Fehlerfall im Spiel sind. So muss bei Energien unter 750 J gewährleistet sein, dass das Modul im Fehlerfall immer kurzschließt.

Anschließend referierte Shiori Idaka von Mitsubishi Electric über den Verguss mit Epoxidharzen bei Powermodulen. Neben dem klassischen Verguss mit Silikongel und dem Spritzguss (Transfer Mold) ist dies ein neuer Prozess, den Mitsubishi vor kurzem eingeführt hat. Dadurch lässt sich im Produktionsprozess eine Lötung einsparen, und es ist nur noch ein einziges Keramik-

substrat nötig. Durch den einfacheren mechanischen Aufbau lässt sich das Biegen des Moduls aufgrund unterschiedlicher Wärmeausdehnungskoeffizienten deutlich verringern, sodass die mechanische Belastung des Moduls sinkt. Auch nach 600 Temperaturzyklen waren keine Delaminierungen zu erkennen, während das konventionelle Modul schon nach 300 Zyklen Probleme aufwies (Bild 6). Auch bei niedrigen Temperaturen, Dekompression, korrosiven Gasen und Vibration erwies sich das mit Epoxidharz vergossene Powermodul überlegen.

Das Silikongel, mit dem üblicherweise ein Modul vergossen wird, hat einen sehr hohen thermischen Widerstand und bietet somit keinen zusätzlichen Wärmepfad. Besser sind da spritzgepresste Module, aber

Anzeige

M+R Multitronik GmbH
23858 Reinfeld
info@multitronik.com
Tel. 04533 6063 - 200

• AC/DC-Netzteile 1 - 20.000 Watt

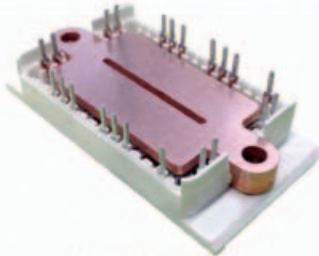
• AC/DC-Netzteile einstellbar

• AC/DC-LED-Netzteile

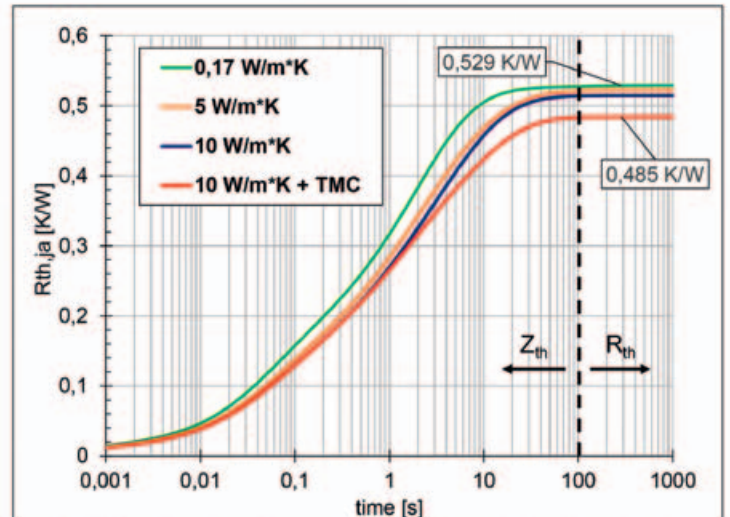
• DC/DC-Wandler 0.25 - 1.000 Watt

www.multitronik.com *powerful(l) support*

- thermal simulations show influence of TMC
- The dynamic behaviour is yet again significantly improved
- TMC enables a R_{th} reduction of 17.6% at 7 s
- TMC enables a R_{th} reduction of 8.5% in comparison to silicone softgel (steady-state)



E1 module with TMC



Results from simulation of encapsulants with different thermal conductivities

Bild: Fachhochschule Kiel

Bild 7: Durch keramischen Verguss und einer Kappe aus massivem Kupfer (Thermal Mass Circuit, TMC), ließ sich der transiente Wärmewiderstand (nach 7 s) im Vergleich zum Standardmodul um 17,6 Prozent und im eingeschwungenen Zustand um immerhin noch 8,5 Prozent senken [9].

auch teurer. Einen anderen Weg beschrieb Prof. Ronald Eisele von der Fachhochschule Kiel. Er präsentierte ein thermisches Design mit anorganischem, das heißt, keramischem Verguss (Ceramic Encapsulation, CE). Zusätzlich kam auf der Oberseite des Moduls noch eine Kappe aus massivem Kupfer (Thermal Mass Circuit, TMC), die die Verlustwärme aufnahm und ableitete (Bild 7). Dadurch ließ sich der transiente Wärmewiderstand (nach 7 s) im Vergleich zum Standardmodul um 17,6 Prozent und im eingeschwungenen Zustand um immerhin noch 8,5 Prozent senken. Gleichzeitig sank die Sperrschichttemperatur von +128,4 °C auf +115,5 °C.

Dem thermischen Management widmete Klaus Olesen von Danfoss Silicon Power gleich zwei Vorträge. Beim ersten ging er auf die verschiedenen Ansätze bei der Flüssigkeitskühlung ein und präsentierte dann die proprietäre ShowerPower-Technologie. Er beleuchtete verschiedene moderne Fertigungsverfahren für Kühlerstrukturen, die sich in die Bodenplatte des Moduls integrieren lassen, beispielsweise Cold Forging. Beim zweiten Vortrag diskutierte Olesen die Zweiphasen-Kühlung. Diese nutzt die Verdampfungsenergie, wenn das Kühlmittel vom flüssigen in den gasförmigen Zustand übergeht. So besitzt Wasser eine spezifische Wärmekapazität

von 4,1 kJ/(kg·K), aber eine Verdampfungsenergie von 2265 kJ/kg. Um diesen Effekt zu veranschaulichen, verglich der Redner zwei IGBT-Module, ein DCM1000-Modul von Danfoss mit ShowerPower3D-Flüssigkeitskühlung und ein gleichwertiges Powermodul mit Zweiphasen-Kühlung. Dabei zeigte sich, dass bei der Zweiphasen-Kühlung der Laststrom bei gleichbleibender Zuverlässigkeit um 60 Prozent bis 70 Prozent erhöht werden konnte. Alternativ ließe sich auch die Zahl der Halbleiter im Modul halbieren. Außerdem sanken der Wärmewiderstand im eingeschwungenen Zustand um 40 Prozent und die thermische Zeitkonstante von 400 ms auf 20 ms (Bild 8).

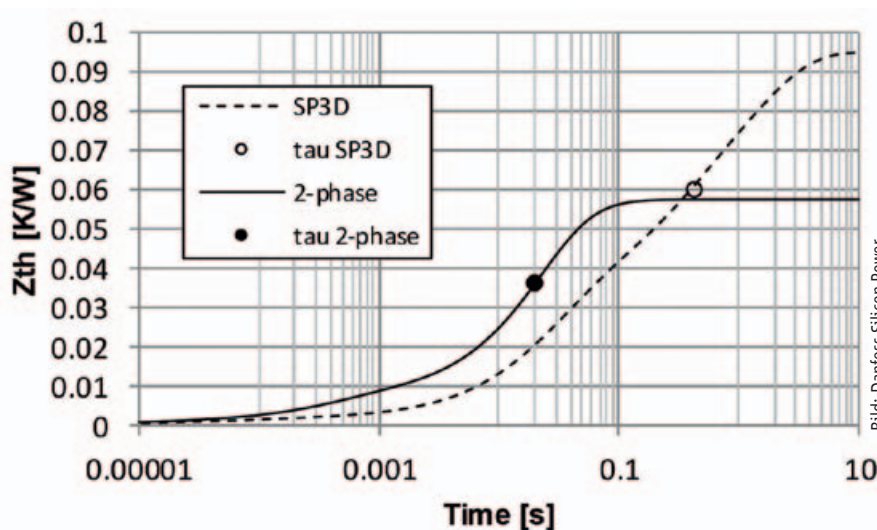


Bild: Danfoss Silicon Power

Bild 8: Wie viel besser die Zweiphasen-Kühlung (durchgezogene Linie) als die Flüssigkeitskühlung (gestrichelte Linie) ist, zeigt sich im zeitlichen Verlauf der thermischen Impedanz und der thermischen Zeitkonstante beider Lösungen an ein und demselben Anwendungsfall [10].

Einbetten von Leistungshalbleitern

Ein anderer Weg, Leistungshalbleiter ins System zu integrieren, ist das Einbetten (Embedding) in eine Leiterplatte oder ein keramisches Substrat. Zechun Yu vom Fraunhofer IISB berichtete über das Embedding von Wide-Bandgap-Bauelementen in ein keramisches Substrat. Zwar bietet das Einbetten in eine Leiterplatte einige Vorteile – Miniaturisierung (kein Gehäuse), niederinduktiver Aufbau (keine Bonddrähte), zweiseitige Kühlung –, aber das Einbetten in ein Keramikssubstrat bietet darüber hinaus zusätzliche Vorteile. Darunter fallen die Temperaturfestigkeit (über +200 °C), niedriger Wärmewiderstand, hohe Stromtragfähigkeit durch Dickkupfer,

Widerstandsfestigkeit gegen Korrosion und kleinerer Unterschied der Wärmeausdehnungskoeffizienten (Bild 9). Als Testvehikel nutzen die Forscher eine SiC-Diode für 3,3 kV mit einer Stromdichte von 100 A/cm². Die verschiedenen Prozessschritte wurden evaluiert, wofür sich sowohl das Löten als auch beidseitiges Sintern eignet. Im Test arbeitete die Diode bis +250 °C einwandfrei.

Das Einbetten in die Leiterplatte stellte Thomas Gottwald von Schweizer Electronic vor. Wie viel besser das gegenüber einem Bauteil in einem diskreten Gehäuse ist, machte er anhand eines *OptiMOS 5* von Infineon deutlich. Während dieser 80-V-Transistor im diskreten TOLL-Gehäuse einen Einschaltwiderstand von 1,2 mΩ und einen maximalen Drain-Strom von 300 A aufweist, betragen im eingebetteten *Smart p² Pack* diese Parameter 0,9 mΩ beziehungsweise 460 A – bei jeweils gleichem Mosfet! Auch der Wärmewiderstand sinkt um 30 Prozent (Bild 10). Gegenüber einem Aufbau auf einem Al₂O₃-Substrat bietet das *Smart p² Pack* mindestens das Zehnfache an Lastzyklen bei höherem Temperaturhub (ca. 100.000 Zyklen bei 80 K vs. > 1 Mio. Zyklen bei 120 K). Die Roadmap bei Schweizer sieht vor, bis 2020 auch für SiC und GaN entsprechende Lösungen für höhere Spannungen zu entwickeln.

Materialien

An der Verbindungsstelle zwischen Keramiksubstrat und Bodenplatte kann es zu

Motivation for Ceramic Embedding

Additional features with Ceramic embedding

- High temperature capability (> 200 °C)
- High thermal conductivity (Al₂O₃, AlN, Si₃N₄)
- High current carrying capability (Cu layer > 300 μm)
- High corrosion resistance (ceramic)
- Low CTE-Mismatch

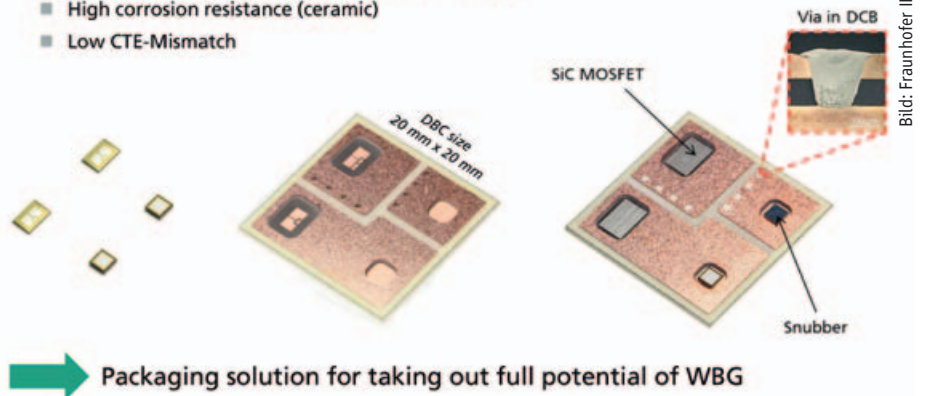


Bild: Fraunhofer IISB

Bild 9: Das Einbetten von Wide-Bandgap-Halbleitern in Keramik hat einige zusätzliche Vorteile gegenüber dem Einbetten in die Leiterplatte [11].

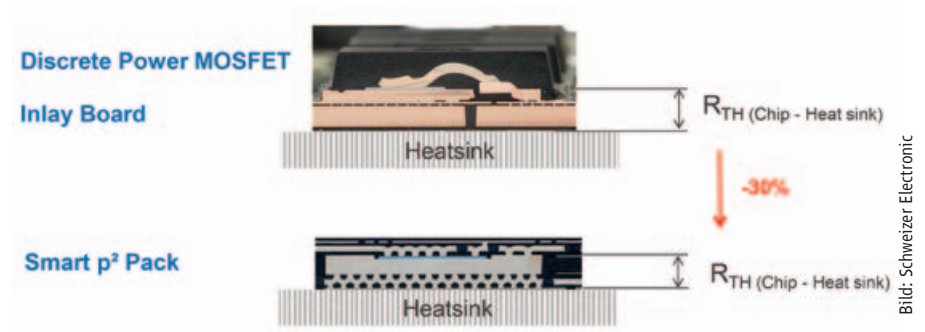


Bild: Schweizer Electronic

Bild 10: Durch das Einbetten (unten) sinkt der Wärmewiderstand bei gleichem Mosfet gegenüber dem diskreten Aufbau (oben) um etwa 30 Prozent [12].

Anzeige

30kW BIDIREKTIONALE POWER AUF KLEINSTEM RAUM

Neue Stromversorgung EA PSB 10000 bietet die **höchste Leistungsdichte im Markt**

- Bidirektionale Stromversorgung mit Autoranging-Ausgang
- Volldigitale Regelung (U, I, P, R)
- Wirkungsgrad bis zu 96 %
- Optionale hocheffektive Wasserkühlung
- Onboard-Schnittstellen (Analog, LAN, USB-Host/Device)
- Anybus-Slot für viele weitere Schnittstellen
- Simulationen (Batterie, PV, FC, Funktionsgenerator)
- 30kW, 19", 4HE

Elektro-Automatik

NEU

EA-PSB 10060-1000 4U 30kW

Tel. +49 (0) 21 62 / 37 85 - 0 · ea1974@elektroautomatik.com · www.elektroautomatik.com/de

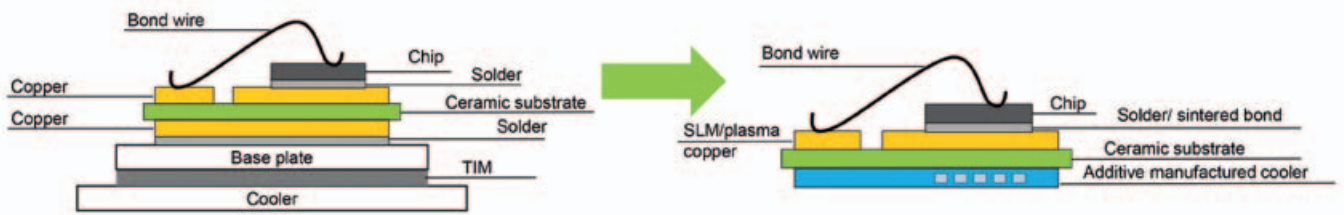


Bild 11: Im Vergleich zu einem Standard-Powermodul (links) lassen sich durch die additive Fertigung einer ganzen Reihe von Prozessschritten eliminieren (rechts) [13].

übermäßigen mechanische Belastung an einzelnen Ecken kommen, wenn nach dem Lötung das Substrat nicht koplanar auf der Bodenplatte aufsteht. Dadurch startet der Delaminierungsprozess früher, und die Zyklusfestigkeit des Powermoduls sinkt. Um diesen Effekt zu verhindern, stellte Khartik Vijay die Lösung *InForms* von der Firma Indium. Dies ist eine wabenförmige metallene Gitterstruktur, in die das Lot aufgebracht ist und die als Abstandshalter zwischen Substrat und Bodenplatte dient. Vom Handling ähnelt sie einem Isolierplättchen, allerdings viel größer. Ein Vorteil dabei ist auch, dass der Lötprozess überhaupt nicht geändert werden muss, sondern sich als Drop-in-Ersatz eignet. Für eine Traktionsanwendung wurden verschiedene Module Temperaturzyklen ausgesetzt, wobei die Endtemperaturen von -50 °C und $+150\text{ °C}$ jeweils 30 Minuten gehalten und dann innerhalb von 30 Sekunden von der einen zur anderen Endtemperatur durchfahren wurden. Während bei konventionellen Modulen bereits nach einigen hundert Zyklen erste Risse und Delaminierungen festzustellen waren, konnten die Forscher bei dem mit *InForm* aufgelöteten Modul selbst nach 2000 Zyklen weder Risse noch Delaminierungen beobachten.

Über die Robustheit von Sinterverbindungen mit Kupferpasten referierte Hideo Nakako von Hitachi Chemicals. Diese seien besonders mit Blick auf die Wide-Bandgap-Halbleiter mit ihren höheren möglichen Sperrschichttemperaturen von über $+200\text{ °C}$ interessant. Hitachi hat dazu zwei Kupferpasten entwickelt: eine, die ohne Druckbeaufschlagung, aber unter Wasserstoffatmosphäre aushärtet, und eine andere, die einen Anpressdruck von mindestens 1 MPa unter Stickstoffatmosphäre erfordert. Letztere eignet sich auch für größere Chips mit Abmaßen von $15\text{ mm} \times 15\text{ mm}$. Beide Pasten wurden getestet, wobei sich herausstellte, dass diejenige, die unter Anpressdruck und unter Stickstoffatmosphäre aushärtet, eine unge-

fähr nur halb so große Körnung (Porosity) aufwies als die andere. Im Temperaturzyklustest zeigte die feinkörnige Kupferpaste die höchste Robustheit; gegenüber der Lötverbindung ist sie um 16 Mal robuster, gegenüber der Silbersinterpaste 1,6 Mal.

Zum Abschluss des Workshops stellte Thomas Stoll von der Universität Erlangen-Nürnberg noch die Möglichkeiten der additiven Fertigung (3D-Druck) in der Leistungselektronik vor. Diese gehen mittlerweile weit über den schnelle Aufbau von Prototypen hinaus (Rapid Prototyping). Damit lassen sich auch Teile mit hohen mechanischen Anforderungen

herstellen und Schaltungen um mechatronische Eigenschaften ergänzen (Additive Mechatronization). Ein Beispiel dafür sind dreidimensionale Schaltungsträger mit eingebetteten elektronischen Komponenten. Weitere Ziele, die sich mit der additiven Fertigung adressieren lassen, sind die Fertigung benutzerspezifischer dreidimensionaler Mikrokühlkörper, das Eliminieren einer ganzen Reihe von Prozessschritten gegenüber der klassischen Modulfertigung sowie die Eliminierung der thermischen Schnittstelle, was die Wärmeableitung verbessern würde (Bild 11). Auch die Reduzierung von Gewicht und Material ist ein Ziel. (rh)

WEITERFÜHRENDE LINKS

- [1] Video-Interview mit Prof. Dr. Eckart Hoene: <https://tinyurl.com/y497tcj5>
- [2] Video-Interview mit Prof. Dr. Frank Osterwald: <https://tinyurl.com/yyrkqrwg>
- [3] Bicakci, A., et al.: Power Modules based on Multi-layer Lead Frame Assemblies with Organic Insulation; Workshop »Advanced Power Packaging – Power Modules 2.0«, ECPE, 2019
- [4] de Monchy, M.; Silver Sintering – New Form Factors for Next Generation Power Modules; Workshop »Advanced Power Packaging – Power Modules 2.0«, ECPE, 2019
- [5] Hinrich, A.; Reliability of Sintered DieTopSystems in Power Cycling Tests; Workshop »Advanced Power Packaging – Power Modules 2.0«, ECPE, 2019
- [6] von Ribbeck, H.-G.; Laserbonding – A Novel Solution for High Power Application Challenges; Workshop »Advanced Power Packaging – Power Modules 2.0«, ECPE, 2019
- [7] Johnson, C. M., et al.; Planar Power Modules for High Voltage Applications; Workshop »Advanced Power Packaging – Power Modules 2.0«, ECPE, 2019
- [8] Idaka, S.; New Developments in Resin Encapsulated Power Module; Workshop »Advanced Power Packaging – Power Modules 2.0«, ECPE, 2019
- [9] Behrendt, S., Eisele, R.; New Thermal Designs of Power Modules with Inorganic Encapsulation; Workshop »Advanced Power Packaging – Power Modules 2.0«, ECPE, 2019
- [10] Olesen, K.; Recent Advances in 2-phase Cooling of Power Electronics; Workshop »Advanced Power Packaging – Power Modules 2.0«, ECPE, 2019
- [11] Bach, L., Zechun, Y.; Ceramic Embedding as Packaging Solution for Future Power Electronic Applications; Workshop »Advanced Power Packaging – Power Modules 2.0«, ECPE, 2019
- [12] Gottwald, Th.; 60% Performance Increase by Power Mosfet Embedding; Workshop »Advanced Power Packaging – Power Modules 2.0«, ECPE, 2019
- [13] Stoll, Th.; Additive Manufacturing for Power Electronics Substrate Technologies; Workshop »Advanced Power Packaging – Power Modules 2.0«, ECPE, 2019